

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-157826

(43)Date of publication of application : 18.06.1990

(51)Int.Cl.

G02F 1/136

G02F 1/133

(21)Application number : 63-313215

(71)Applicant : HITACHI LTD

(22)Date of filing : 12.12.1988

(72)Inventor : HASEGAWA ATSUSHI

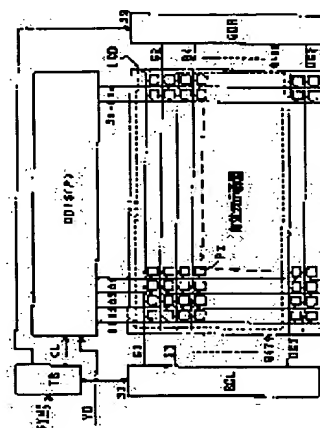
(54) LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PURPOSE: To prevent the coupling noise of a signal line by providing a dummy scanning line, which is changed from a non-selective level to a selective level, contrary to a scanning line in an active matrix constitution from the selective condition to the non-selective condition.

CONSTITUTION: An effective screen consists of scanning lines G1 to G480 and signal lines D1 to Dn, and in order to offset a coupling noise mounted from the scanning line onto the signal line, two dummy scanning lines DG1 and DG2 are provided on the lower side of the effective screen. The dummy scanning line DG1 corresponds to a scanning line driving circuit GDL, and the dummy scanning line DG2 corresponds to a driving circuit DGR. That is, the dummy scanning line DG1 is level-changed on an antiphase basis to the selecting operation of odd-number-th scanning lines G1, G3,... G479 by the driving circuit GDL, and the dummy scanning line DG2 is level-changed on the antiphase basis to the selecting operation of even-number-th scanning lines G2, G4,... G480. Thus, the coupling noises of the scanning line and dummy scanning line with respect to the signal line are mutually canceled, and the coupling noises can be prevented from being generated.

BEST AVAILABLE COPY



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

Japanese Unexamined Patent Publication

No. 157826/1990 (*Tokukaihei* 2-157826)

A. Relevance of the Above-identified Document

The following is an English translation of exemplary portions of non-English language information that may be relevant to the issue of patentability of the claims of the present application.

B. Translation of the Relevant Passage(s) of the Document

SPECIFICATION

1. TITLE OF THE INVENTION

LIQUID CRYSTAL DISPLAY DEVICE

2. CLAIMS

1. A liquid crystal display device comprising a dummy scanning line which is changed from a non-selected level to a selected level when a scanning line of a liquid crystal display panel having an active matrix structure is changed from a selected state to a non-selected state.

2. The liquid crystal display device as set forth in claim 1, wherein:

the dummy scanning line is provided at an edge portion of a liquid crystal display screen;

a dummy pixel arranged in a same manner as the scanning line is provided at an intersection of the dummy scanning line and a signal line; and

appropriate masking means is provided at an area corresponding to the dummy pixel.

3. The liquid crystal display device as set forth in claim 1, wherein only a dummy switching element is provided at an intersection of the dummy scanning line and a signal line.

3. DETAILED DESCRIPTION OF THE INVENTION

[INDUSTRIAL FIELD OF THE INVENTION]

The present invention relates to a liquid crystal display device, and relates to an effective technique applicable to a liquid crystal display device using a liquid crystal display panel having an active matrix structure mounting TFTs (Thin Film Transistors).

[PRIOR ART]

For example, "NIKKEI ELECTRONICS" published on

September 10, 1984, by NIKKEI McGraw-Hill, page 211, etc. discloses a liquid crystal display panel having an active matrix structure mounting TFTs.

[PROBLEMS TO BE SOLVED BY THE INVENTION]

According to a conventional method for driving liquid crystals, a scanning line is changed to be a high level that is a selected state, a TFT corresponding to the scanning line is changed to be in an ON state, and a signal level in accordance with pixel data is supplied to a signal line. Then, the scanning line is changed to be a low level, the TFT is changed to be in an OFF state, and a pixel electrode that is equivalently regarded as a capacitance is caused to hold a signal.

However, since the scanning lines and signal lines of the liquid crystal display panel intersect with each other and the TFT is provided at each intersection, there exists a parasitic capacitance therebetween. Therefore, in this method, the potential of the signal line changes due to a capacitive coupling, and the capacitive coupling is supplied to a pixel as a signal. On this account, it is necessary to input a signal generated by adding a level in which the amount of change is taken into consideration in advance. However, in this method, it is necessary to include a circuit for generating the amount of signal

change occurred due to the coupling and a level that is appropriate to the amount of signal change and for superimposing the level on the signal. This complicates a circuit of a signal line driving circuit. In addition, there is a problem in that a level adjustment with respect to the coupling noise is not carried out sufficiently.

An object of the present invention is to provide a liquid crystal display device capable of canceling the coupling noise sent from the scanning line to the signal line.

The above object, additional objects and new features of the present invention will be made clear by the description and drawings of the present specification.

[MEANS TO SOLVE THE PROBLEMS]

The following will briefly explain a representative example of the invention disclosed in the present application. That is, a dummy scanning line is provided so that the dummy scanning line is changed from a non-selected level to a selected level when a scanning line in an active matrix structure is changed from the selected state to a non-selected state.

[EFFECTS OF THE INVENTION]

According to the above means, the coupling noise

from the scanning line to the signal line and the coupling noise from the dummy scanning line to the signal line cancel each other. Therefore, it is possible to prevent the generation of the coupling noise of the signal line.

[EMBODIMENTS]

[EMBODIMENT 1]

Fig. 1 is a block diagram showing one embodiment of an important part of a liquid crystal display device of the present invention. In Fig. 1, a liquid crystal display panel LCD includes a plurality of scanning lines G1 through G480 which extend in a lateral direction and a plurality of signal lines D1 through Dn which extend in a lengthwise direction. One pixel PX is provided at each intersection of the scanning lines and the signal lines.

In the scanning lines G1 through G480, the odd-numbered scanning lines electrode (G1, G3, ... G479) are caused to be in the selected state sequentially by a first scanning line driving circuit GDL provided on the left side, and the even-numbered scanning lines (G2, G4, ... G480) are caused to be in the selected state sequentially by a second scanning line driving circuit GDR provided on the left side, however the present invention is not limited to this. That is, since the scanning lines are alternately selected by the above-described two scanning line driving

circuits GDL and GDR, the scanning lines G1 through G480 are sequentially selected. The scanning line driving circuits GDL and GDR are controlled by selection signals S1 and S2, respectively. Each scanning line driving circuit includes (i) a shift resistor which carries out a shifting operation by a synchronization signal (not shown) and (ii) a driving circuit, however the present invention is not limited to this. In Fig.1, one scanning line driving circuit GDL and one scanning line driving circuit GDR are provided on the left side and on the right side of the liquid crystal display panel LCD, respectively. However, the present invention is not limited to this arrangement in which two scanning line driving circuits are independently provided. That is, the scanning line driving circuits GDL and GDR may be realized by one semiconductor integrated circuit device, or may be realized by a plurality of semiconductor integrated circuit devices including the scanning line driving circuits GDL and GDR corresponding to a plurality of divided scanning line electrodes of the liquid crystal display panel.

To each signal line (D1 through Dn), a pixel signal is supplied from a signal line driving circuit DD. The signal line driving circuit DD includes (i) a serial-parallel converting circuit S/P which converts pixel data supplied serially into parallel pixel data, and has a latching

function of holding the parallel pixel data and (ii) a driving circuit for driving the signal lines in response to signal levels corresponding to white/black levels in accordance with information of the above-described holding. In the above-described operation of converting the pixel data supplied serially into the parallel pixel data, (i) the pixel data for one horizontal line is supplied serially, (ii) the pixel data supplied serially is converted into the parallel pixel data, and (iii) the parallel pixel data is outputted to each signal line (D1 through Dn).

A timing control circuit TG receives a synchronization signal SYNC, and generates (i) a shift clock CL for the above-described serial-parallel conversion, (ii) the selection signals S1 and S2 for activating the scanning line driving circuits GDL and GDR, respectively, and (iii) a timing signal (not shown) necessary for the shifting operation.

In the present embodiment, the scanning lines G1 through G480 and the signal lines D1 through Dn constitutes an effective display screen. Moreover, in order to cancel coupling noises sent from the scanning lines G1 through G480 to the signal lines D1 through Dn, two dummy scanning lines DG1 and DG2 are provided under the effective display screen, however the present invention is not limited to this. The dummy scanning line DG1 deals

with the scanning line driving circuit DGL, and the dummy scanning line DG2 deals with the scanning line driving circuit DGR. That is, the level of the dummy scanning line DG1 is controlled by the scanning line driving circuit DGL so that the level changes opposite to the level of the odd-numbered scanning line (G1, G3, ... G479), and the level of the dummy scanning line DG2 is controlled by the scanning line driving circuit DGR so that the level changes opposite to the level of the even-numbered scanning line (G2, G4,... G480).

Fig. 3 is an equivalent circuit diagram showing an important part of the liquid crystal display panel LCD.

At each intersection of the scanning lines and the signal lines (G479, G480, D1 and Dn are shown in Fig. 3 as a representative example), a switching element Qs made by a TFT and a display pixel made by a pixel electrode PX described later are provided in a matrix manner. In the present embodiment, at each intersection of the dummy scanning lines DG1 and DG2 and the signal lines D1 through Dn, a switching element Qd made by a TFT and a dummy pixel made by a pixel electrode DPX described later are provided in a matrix manner. The reason why the dummy pixels are provided for the dummy scanning lines DG1 and DG2 even though the dummy pixels are not used for displaying is to equally arrange the

dummy scanning lines DG1 and DG2 and the scanning lines G1 through G480 with respect to the signal lines D1 through Dn to equalize circuit conditions, so as to generate the coupling noise from the dummy scanning lines DG1 and DG2 to the signal lines D1 through Dn and the coupling noise from the scanning lines G1 through G480 to the signal lines D1 through Dn equally. With this arrangement, by controlling the dummy scanning lines DG1 and DG2 so that the level of the dummy scanning line DG1 or DG2 is opposite to the level of the scanning line (G1 through G480), it is possible to cancel the coupling noises of the signal lines D1 through Dn with a high degree of accuracy.

In this arrangement, appropriate masking means are provided at portions where the dummy pixels connected to the dummy scanning line DG1 or DG2 are provided. In this way, needless displaying by the dummy pixels is masked. In other words, liquid crystal pixels of the effective display screen are displayed.

Before explaining in detail a method for driving the liquid crystal display panel LCD, the following will explain the arrangement of the pixel PX in reference to Fig. 5.

Fig. 5 is a schematic plane diagram showing one embodiment of the pixel PX.

A gate electrode Gi constituting the TFT made by

chrome (Cr), etc. is formed on a glass substrate (not shown) having a thickness of about 1.1 mm, however the present invention is not limited to this. The gate electrode Gi is formed integrally with the scanning line electrode of the liquid crystal display panel LCD. In Fig. 5, the scanning line electrode Gi is shown by a dotted line and extends in the lateral direction. A reference mark AS shown by a solid line is amorphous silicon. A film as a gate insulating film of a field-effect transistor (TFT) is formed between the amorphous silicon AS and the gate electrode Gi and between the amorphous silicone AS and the glass substrate. A signal line electrode Dj shown by a broken line in Fig. 5 extends in the lengthwise direction. Reference marks SD1 and SD2 formed integrally with the signal line electrode Dj are a pair of source-drain electrodes which constitute the TFT. The source-drain electrodes SD1 and SD2 are formed on the amorphous silicon film AS and spaced from each other. Moreover, the gate electrode positions astride the source-drain electrodes SD1 and SD2.

Here, in the case in which the bias polarity of the circuit changes, a pair of the source-drain electrodes SD1 and SD2 reverses their operational roles of source and drain. In other words, like a normal field effect transistor, the source-drain electrodes SD1 and SD2 have an

interactive signal transfer property. Therefore, each electrode (SD1, SD2) is called a source-drain electrode. Each source-drain electrode (SD1, SD2) has a three-layer structure (not shown) which includes N^+ amorphous silicon (high donor impurity concentration), chrome (Cr) and aluminum (Al) in this order from the bottom. An N^+ -Si electrode layer is provided for decreasing contact resistance with the amorphous silicone. A chrome (Cr) electrode layer is provided for preventing an aluminum (Al) electrode layer from reacting with the amorphous silicon (Si). A protection layer (not shown) is provided on the surface of the TFT arranged as above. As the protection layer, an SiO_2 film or an Si_3N_4 film is used since they are highly transparent and high in moisture resistance.

A reference mark ITO is a transparent conductive film connected with the source-drain electrode SD2, and functions as one of electrodes of the liquid crystal pixel PX. As described above, the source-drain electrode SD1 is formed integrally with the signal line electrode Dj.

A reference mark LS is a light shielding film for preventing a gate region that is the heart of the TFT from being exposed by external light, and is formed by, for example, chrome (Cr) material. The TFT has such a transfer property that TFT becomes the ON state (a

resistance value between the source and the drain becomes small) by biasing the gate electrode to a positive voltage, contrary to the source electrode, and TFT becomes the OFF state (the resistance value between the source and the drain becomes large) by changing the bias, supplied to the gate electrode, to be close to zero.

A glass substrate constituting a common electrode is provided with respect to the glass substrate on which the above-described elements, etc. are provided, and the liquid crystal is provided between these two glass substrates. The directions of liquid crystal molecules are determined by upper and lower alignment films. In the case of carrying out color displaying, a color filter corresponding to the transparent conductive film ITO is provided on the glass substrate constituting the common electrode, however the present invention is not limited to this.

The light shielding film LS formed for each TFT is mutually connected with the gate electrode Gi of the TFT by a wiring made of a conductive material, such as chrome (Cr), put in a through hole passing through the protection film of the TFT. With this, the gate electrode Gi and the light shielding film LS are always kept at the same potential. Therefore, dielectric breakdown caused due to the potential difference therebetween does not

occur.

In the active matrix structure, the TFT is provided between the scanning line G_i and the signal line D_j . Therefore, as parasitic capacitance which generates the coupling, there exists an overlap capacitance between the scanning line and the signal line, and in addition to this, an overlap capacitance between the gate electrode of the TFT and the source-drain electrode $DS1$.

Fig. 2 is a timing diagram for explaining in detail one embodiment of a method for driving the liquid crystal display device.

Fig. 2 shows, as a representative example, selection waveforms of the scanning lines $G1$ and $G2$, a driving waveform of the dummy scanning line DG and a waveform diagram of the signal line $D1$.

As shown in Fig. 2, the scanning lines $G1$, $G2$, etc. are selected sequentially over time. That is, first, the scanning line $G1$ is changed to be the selected state that is the high level, and then the scanning line $G1$ is changed to be the non-selected state that is the low level. Next, the scanning line $G2$ is changed to be the selected state that is the high level. Similarly, the scanning lines $G3$, $G4$, ... $G 480$ is sequentially changed to be the selected level in the liquid crystal display device of Fig. 1

In the present embodiment, in response to the

above-described selection operations of the scanning lines G1 and G2, the dummy scanning line is change to be a state (level) that is opposite to a state (level) of the scanning lines G1 and G2. That is, in the present embodiment, when the scanning line G1 is changed from the low level that is the non-selected level to the high level that is the selected level, the dummy scanning line DG is changed from the high level that is the selected level to the low level that is the non-selected level. At this timing, the TFT is in the OFF state, and the pixel signal is not supplied to the signal line D1. Therefore, it is not so important that the coupling noise sent to the signal line D1 is cancelled by matching the rising of the scanning line G1 with the falling of the dummy scanning line DG.

In contrast, in the case in which (i) the scanning line G1 is changed to be the selected level, (ii) the TFT is changed to be in the ON state, (iii) the pixel signal is supplied to the signal line D1, (iv) the pixel signal is written to the pixel PX, (v) the scanning line is changed from the high level to the low level, and (vi) the TFT is changed to be in the OFF state, the pixel PX receives the coupling noise if the coupling noise is sent from the scanning line G1. Therefore, in the present embodiment, at the timing of changing the level of the scanning line G1 from the high level to the low level, the dummy scanning

line DG is changed from the low level to the high level. In this way, the coupling noise from the scanning line G1 and the coupling noise from the dummy scanning line DG cancel each other in the signal line D1, in other words, in the source-drain SD1 of the TFT shown in Fig. 5. Since the noises are not sent, the pixel PX does not receive the noises.

Again, when the scanning line G2 is changed to be the selected state after the selection of the scanning line G1, the dummy scanning line is changed to be a level opposite to the level of the scanning line G2. In this way, the coupling noises with respect to the signal line D1 are cancelled.

Note that in the case in which the scanning line G2 is changed to the high level just after the scanning line G1 is changed to the low level, the dummy scanning line DG is changed to the high level in response to the change of the scanning line G1. Therefore, the change of the dummy scanning line to the low level is delayed until the scanning line G2 is changed to the selected level and the TFT is in the ON state. In this case, the coupling noise caused due to the change of the dummy scanning line from the high level to the low level may be sent to the signal line, and may adversely affect the signal written to the pixel. In such a case, as described above, the levels of

the dummy scanning lines G1 and G2 may be changed in accordance with the driving waveforms of the odd-numbered and even-numbered scanning lines.

That is, in the arrangement of Fig. 1 or Fig. 3, after the dummy scanning line DG1 is changed from the low level to the high level in synchronism with the change of the scanning line G1 that is the odd-numbered scanning line from the high level to the low level, the dummy scanning line DG1 may be changed to the low level between when the scanning line G2 is changed from the high level to the low level and when the scanning line G3 is changed to the high level, in other words, the dummy scanning line DG1 may be changed to the low level when no scanning line is in the selected state. The same is true on the change to the low level of the dummy scanning line DG2 corresponding to the even-numbered scanning lines G2, etc.

In the present embodiment, the coupling noise sent from the scanning line to the signal line can be cancelled by driving the dummy scanning line in a reverse way as the scanning line. Therefore, it is unnecessary for the signal line driving circuit DD to include a circuit for generating an adjusting level which takes the coupling noise into consideration and then superimposing the adjusting level on the pixel signal. On this account, it is

possible to simplify the circuit. In addition, since it is possible to cancel the coupling noises with a high degree of accuracy, it is possible to improve a display quality.

[EMBODIMENT 2]

Fig. 4 is an equivalent circuit diagram showing an important part of another embodiment of the liquid crystal display panel LCD.

Again, at each intersection of the scanning lines and the signal lines (G479, G480, D1 and Dn are shown in Fig. 4 as a representative example), the switching element Qs made by the TFT and the display pixel made by the pixel electrode PX are provided in a matrix manner. At the same time, in the present embodiment, at each intersection of the dummy scanning lines DG1 and DG2 and the signal lines D1 to Dn, only a switching element Qd made by the TFT arranged as above is provided. That is, a pixel electrode DPX shown in Fig. 3 is omitted from a dummy pixel connected to the dummy scanning lines DG1 and DG2 in the present embodiment. The pixel PX (ITO) is omitted from the dummy scanning lines DG1 and DG2 since (i) it is unnecessary for the dummy scanning lines DG1 and DG2 to carry out displaying and (ii) the parasitic capacitances are substantially the overlap capacitance (shown in Fig. 5) of the scanning line and the signal line

and the overlap capacitance of the source-drain formed integrally with the signal line.

In this arrangement, it is unnecessary to provide masking means at an area where the dummy scanning lines are provided in the liquid crystal display panel. In addition, the pitches of the dummy scanning lines can be narrowed down by the omission of the pixel electrode. Therefore, it is possible to provide the dummy scanning line at an appropriate place of the effective display screen. In this case, in order to further narrow down the pitches of the dummy scanning lines, the TFT may be provided in the lateral direction in Fig. 5. That is, the source-drain SD1 constituting the TFT is extended in parallel with the scanning line Gi, and the overlap capacitance of gate, source and drain of an equivalent TFT may be constituted.

Again, in the present embodiment, it is possible to simplify the signal line driving circuit and improve the display quality. In addition, it is possible to increase the freedom of positioning of the dummy scanning lines, and it is unnecessary to provide masking in the display panel.

In a gradation displaying including a halftone level, since it is necessary to carry out a half tone displaying accurately, it is necessary to write the signal voltage to the pixel electrode accurately. Therefore, the technique of canceling the coupling noise sent from the scanning line

to the signal line becomes increasingly important as the use of the liquid crystal display device increases.

The effects obtained by the above embodiments are as follows.

(1) The dummy scanning line(s) is provided so that the dummy scanning line is changed from the non-selected state to the selected state when the scanning line in the active matrix structure is changed from the selected state to the non-selected state. Since the coupling noise from the scanning line to the signal line and the coupling noise from the dummy scanning line to the signal line cancel each other, it is possible to obtain an effect of preventing the generation of the coupling noise.

(2) According to the above (1), it is unnecessary for the signal line driving circuit to include a signal level compensation function for dealing with the coupling noise. Therefore, it is possible to obtain an effect of realizing the simplification of the circuit.

(3) At each intersection of the dummy signal line(s) and the signal line(s), the dummy switching element equivalent to the switching element provided at the intersection of the scanning line and the signal line is provided. With this, it is possible to increase the freedom of positioning of the dummy element(s) and also possible

to omit masking means which is provided at a portion where the dummy scanning line(s) is provided.

The present invention made by the present inventors was concretely described on the basis of the above embodiments. However, the present invention is not limited to the description of the embodiments above, but may be altered within the scope of the invention. For example, the number of the dummy scanning lines may be variously changed. In addition, the dummy scanning line may be provided at an upper edge portion of a screen. The level of the pixel signal transferred to the signal line may be three-valued levels as described above, or may be multi-valued levels or an analog level for the gradation display, etc.

The specific arrangements of the liquid crystal display panel having the active matrix structure and the driving circuit can be variously arranged.

The present invention is widely applicable to a liquid crystal display device using a liquid crystal display panel having an active matrix structure.

[EFFECTS OF THE INVENTION]

The following will briefly explain effects obtained by a representative example of the invention disclosed in the present application. That is, the dummy scanning line(s)

is provided so that the dummy scanning line is changed from the non-selected state to the selected state when the scanning line in the active matrix structure is changed from the selected state to the non-selected state. Since the coupling noise from the scanning line to the signal line and the coupling noise from the dummy scanning line to the signal line cancel each other, it is possible to obtain an effect of preventing the generation of the coupling noise.

4. BRIEF DESCRIPTION OF THE DRAWINGS

Fig. 1 is a block diagram showing one embodiment of an important part of a liquid crystal display device of the present invention.

Fig. 2 is a waveform diagram for explaining one embodiment of operations of the liquid crystal display device.

Fig. 3 is an equivalent circuit diagram showing an important part of one embodiment of a liquid crystal display panel.

Fig. 4 is an equivalent circuit diagram showing an important part of another embodiment of the liquid crystal display panel.

Fig. 5 is a plane diagram showing one embodiment of a liquid crystal pixel.

LCD liquid crystal display panel
PX pixel
GDL, GDR scanning line driving circuit
DD (S/P) signal line driving circuit
TG timing control circuit
G1 through G480 scanning line
D1 through Dn signal line
DG1, DG2 dummy scanning line
Qs switching element
Qd dummy switching line
AS amorphous silicon
SD1, SD2 source-drain
ITO transparent electrode film
LS light shielding film

Attorney

Mitsumasa Tokuwaka

FIG. 1

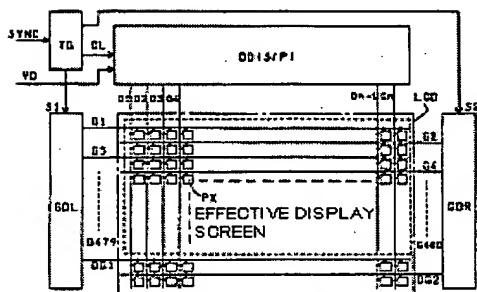


FIG. 2

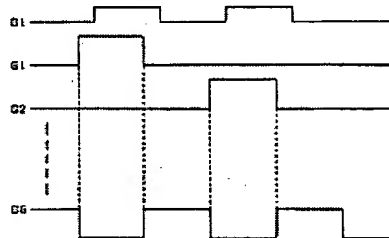


FIG. 3

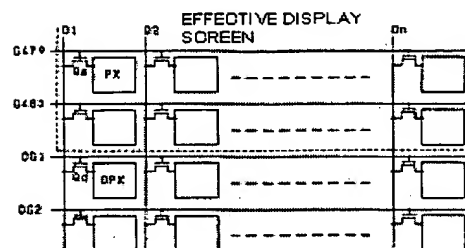


FIG. 4

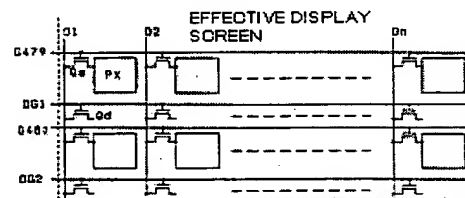
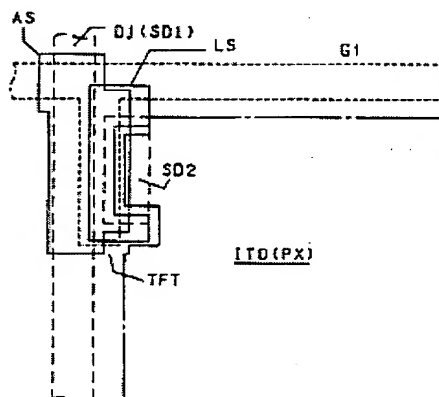


FIG. 5



⑤ 日本国特許庁(JP) ⑥ 特許出願公開
⑦ 公開特許公報(A) 平2-157826

⑧ Int. Cl.⁴ ⑨ 特 昭63-313215
G 02 F 1/136 5 0 0 7370-2H
1/133 5 5 0 8708-2H
⑩ 公開 平成2年(1990)6月18日

審査請求 未請求 請求項の数 3 (全7頁)

⑪ 発明の名称 液晶表示装置

⑫ 特 昭63-313215

⑬ 出 願 昭63(1988)12月12日

⑭ 発 明 者 長 谷 川 寛 千葉県茂原市早野3300番地 株式会社日立製作所茂原工場
内

⑮ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

⑯ 代 理 人 弁理士 徳 著 光 政

(57) 【要約】

【目的】 アクティブマトリックス構成の走査線が選択状態から非選択状態に変るとき、逆に非選択レベルから選択レベルに変えられるダミー走査線を設けることにより、信号線のカップリングノイズを防止する。

【構成】 走査線G↓1~G↓4↓8↓0と信号線D1~Dnにより有効表示画面が構成され、走査線から信号線に対してのるカップリングノイズを相殺させるために、有効表示画面の下側に2つのダミー走査線DG1とDG2が設けられる。ダミー走査線DG1は、走査線線駆動回路GDLに対応し、ダミー走査線DG2は駆動回路GDRに対応している。即ちダミー走査線DG1は駆動回路GDLにより奇数番目の走査線G1、G3...G479の選択動作と逆相でレベル変化するようにされ、ダミー走査線DG2は偶数番目の走査線G2、G4...G480の選択動作と逆相でレベル変化する。これで走査線とダミー走査線の信号線に対するカップリングノイズが互いに打消すように作用し、カップリングノイズの発生を防止する。

【液晶表示装置 アクティブマトリックス構成 走査線 選択状態 非選択状態 変り 非選択レベル 選択レベル 替え ダミー走査線 信号線 カップリングノイズ 防止 G↓4 有効表示画面 相殺 下側 2つ DG線 駆動回路 GDL 対応 駆動回路 GD 奇数番 G3 G4 選択動作 逆相 レベル変化 偶数番 G2 打消作用 発生】

(2)

【特許請求の範囲】

1、アクティブマトリックス構成の液晶表示パネルの走査線が選択状態から非選択状態に変化するとき、それと逆に非選択レベルから選択レベルに変化させられるダミー走査線を備えてなることを特徴とする液晶表示装置。

2、上記ダミー走査線には、液晶表示画面の端部に配置され、信号線との交差点には走査線と同じ構成のダミー画素が配置され、ダミー画素に対応したエリアには適当なマスク手段が設けられるものであることを特徴とする特許請求の範囲第1項記載の液晶表示装置。

3、上記ダミー走査線には、信号線との交差点にダミーのスイッチ素子のみが設けられるものであることを特徴とする特許請求の範囲第1項記載の液晶表示装置。

(3)

⑩ 日本国特許庁(JP) ⑪ 特許出願公開
 ⑫ 公開特許公報(A) 平2-157826

⑬ Int. Cl.⁴ ⑭ 識別記号 ⑮ 庁内整理番号 ⑯ 公開 平成2年(1990)6月18日
 G 02 F 1/136 5 0 0 7370-2H
 1/133 5 5 0 8708-2H

審査請求 未請求 請求項の数 3 (全7頁)

⑰ 発明の名称 液晶表示装置

⑱ 特 願 昭63-313215

⑲ 出 願 昭63(1988)12月12日

⑳ 発 明 者 長 谷 川 篤 千葉県茂原市早野3300番地 株式会社日立製作所茂原工場内

㉑ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

㉒ 代 理 人 弁理士 徳若 光政

明 細 書

1. 発明の名称
液晶表示装置
2. 特許請求の範囲
 1. アクティブマトリックス構成の液晶表示パネルの走査線が選択状態から非選択状態に変化するとき、それと逆には非選択レベルから選択レベルに変化させられるゲミ-走査線を備えてなることを特徴とする液晶表示装置。
 2. 上記ゲミ-走査線には、液晶表示画面の端部に配置され、信号線との交差点には走査線と同じ構成のゲミ-画素が配置され、ゲミ-画素に対応したエリアには適当なマスク手段が設けられるものであることを特徴とする特許請求の範囲第1項記載の液晶表示装置。
 3. 上記ゲミ-走査線には、信号線との交差点にゲミ-のスイッチ素子のみが設けられるものであることを特徴とする特許請求の範囲第1項記載の液晶表示装置。
3. 発明の詳細な説明

(産業上の利用分野)

この発明は、液晶表示装置に関し、例えばTFT(薄膜トランジスタ)によるアクティブマトリックス構成の液晶表示パネルを用いたものに利用して有効な技術に関するものである。

(従来の技術)

TFTを搭載したアクティブマトリックス構成の液晶表示パネルに関しては、例えば、日経マグロウヒル社、1984年9月10日付「日経エレクトロニクス」頁211等がある。

(発明が解決しようとする課題)

従来の液晶駆動方法では、走査線をハイレベルの選択状態にしてそれに対応するTFTをオン状態にし、信号線に画素データに従った信号レベルを供給する。そして、走査線をローレベルにしてTFTをオフ状態にして、等価的に容量とみなされる画素電荷に信号を保持させる。

しかし、上記液晶表示パネルの走査線と信号線とは交差しており、その交点にTFTが配置されるため、両者間には寄生容量が存在することにな

(4)

る。それ故、このような駆動方法では、上記容量結合により信号線の電位が変化し、それが信号として画素に取り込まれてしまうことになるため、その変動分をあらかじめ見越もったレベルを加算して信号を形成して入力することが必要になる。しかしながら、このような方法ではカップリングによる信号変動分とそれを見合ったレベルを形成して信号に重畳させるための回路が必要になり、それに伴って信号線駆動回路の回路を複雑化させるとともに、上記カップリングノイズに対するレベル調整が十分には行われれないという問題を有する。

この発明の目的は、走査線から信号線に対するカップリングノイズを軽減させることができる液晶表示装置を提供することにある。

この発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

(課題を解決するための手段)

本願において開示される発明のうち代表的な

目の走査線電極G1、G3・・・G478は、特に制限されないが、左側に配置される第1の走査線駆動回路ODLにより順次に選択状態にされる。残りの偶数番目の走査線G2、G4・・・G480は、右側に配置される第2の走査線駆動回路GDRにより順次に選択状態にされる。すなわち、上記2つの走査線駆動回路ODLとGDRとにより走査線が交互に選択されることにより、走査線G1からG480まで順次に選択されることになる。これらの走査線駆動回路GDL、GDRは、選択信号S1及びS2によりその動作が制御され、特に制限されないが、図示しない同期信号によってシフト動作を行うシフトレジスタ及び駆動回路から構成される。なお、同図において、液晶表示パネルLCDの左右に、1つの走査線駆動回路GDL及びGDRを配置しているが、独立した2つの走査線駆動回路が存在するように限定されるものではない。すなわち、上記走査線駆動回路ODLとGDRは、1つの半導体駆動回路装置により構成されるものであってもよい。ある

特開平2-157826 (2)

の概要を簡単に説明すれば、下記の通りである。すなわち、アクティブマトリックス構成の走査線が選択状態から非選択状態に変化するとき、それと逆に非選択レベルから選択レベルに変化させられるダミー走査線を設ける。

(作用)

上記した手段によれば、走査線とダミー走査線の信号線に対するカップリングノイズが互いに打ち消すように作用するので、信号線におけるカップリングノイズの発生を防止できる。

(実施例)

(実施例1)

第1図には、この発明に係る液晶表示装置の要部一実施例のブロック図が示されている。同図において、液晶表示パネルLCDは、縦方向に延長される複数の走査線G1ないしG480と、横方向に延長される複数の信号線D1ないしDnを持つ。上記走査線と信号線の各交差点にはそれぞれ1つの画素PXが配置される。

上記走査線G1ないしG480のうち、奇数番

いは、液晶表示パネルの走査線電極を複数に分割して、各分割された走査線電極に対応して上記回路GDL及びGDRを持つ複数の半導体駆動回路装置を用いるものであってもよい。

上記信号線D1ないしDnには、信号線駆動回路DDにより、画素信号が供給される。この信号線駆動回路DDは、シリアルに供給される図素データVDをパラレルに変換して、それを保持するラッチ機能を持つシリアル/パラレル変換回路S/P及びその保持情報に従った白/黒レベルに対応した信号レベルにより信号線を駆動する駆動回路を持つ。上記シリアル/パラレル変換動作によって、1水平ライン分の画素データが、シリアルに入力され、それがパラレルに変換され上記各信号線D1ないしDnに対して出力される。

タイミング制御回路TGは、同期信号SYNCを受けて、上記シリアル/パラレル変換のためのシフトクロックCS及び上記走査線駆動回路GDL、GDRを動作状態にする選択信号S1、S2及び図示しないがそのシフト動作に必要なタイミ

(5)

特開平2-157826 (3)

ング信号を発生させる。

この実施例においては、上記のような定電線G1ないしG480と信号線D1ないしDnにより有効表示画面が構成され、上記定電線G1ないしG480から信号線D1ないしDnに対してのキャッピングノイズを相殺させるために、特に制限されないが、上記有効表示画面の下側に2つのゲミ-定電線DG1とDG2が設けられる。ゲミ-定電線DG1は、定電線駆動回路DGLに対応しており、ゲミ-定電線DG2は、定電線駆動回路DGRに対応している。すなわち、ゲミ-定電線DG1は、定電線駆動回路DGLにより奇数番目の定電線G1、G3・・・G478の選択動作と逆相でレベルが変化するようにされ、ゲミ-定電線DG2は、定電線駆動回路DGRにより偶数番目の定電線G2、G4・・・G480の選択動作と逆相でレベルが変化するようにされる。

第3図には、上記液晶表示パネルLCDの要部等価回路図が示されている。

代表として例示的に示されている有効画面を構

成する定電線G478やG480と各信号線D1ないしDnとの交差点には、TFTから構成されるスイッチ素子Qと、後述するような画素電極PXからなる表示画素がマトリックス配置される。この実施例では、ゲミ-定電線DG1及びDG2と上記各信号線D1ないしDnの交差点には、上記同様なTFTから構成されるスイッチ素子Qdと、後述するような画素電極DPXからなるゲミ-画素がマトリックス配置される。このようにゲミ-定電線DG1やDG2にも、表示には用いられないゲミ-画素を設けた理由は、ゲミ-定電線DG1やDG2と定電線G1ないしG480の信号線D1ないしDnに対する回路条件を等しくして、等しく信号線に対してキャッピングノイズを生じしめるようにするためである。このような構成を採ることによって、定電線G1ないしG480に対してゲミ-定電線DG1又はDG2を逆相で変化させることにより信号線D1ないしDnにのるキャッピングノイズを高精度で相殺させることができる。

この構成では、上記ゲミ-定電線DG1ないしDG2に結合されるゲミ-画素が配置される部分には、適当なマスク手段が設けられその画素電極がマスクされる。言い換えるならば、上記有効表示画面の部分の画素電極が表示される。

ここで、上記液晶表示パネルLCDの駆動方法を詳細に説明する前に、上記画素PXの構成を第5図を参照して説明する。

第5図には、上記画素PXの一実施例の概略平面図が示されている。

図示しない1.1μ程度の厚さを有するガラス基板上、特に制限されないが、クロム(Cr)等からなるTFTを構成するゲート電極G1が形成される。このゲート電極G1は液晶表示パネルLCDの定電線電極と一体的に形成される。周囲では、定電線電極G1は点線で示されており、視方向に延長される。実施例で示したASは非結晶シリコンであり、ゲート電極G1や上記ガラス基板との間には、電界効果トランジスタ(TFT)のゲート絶縁膜として作用する膜が形成されている。周囲に

おいて破線で示された信号線電極D1は、視方向に延長され、それと一体的に形成されるSD1と、SD2は上記TFTを構成する一対のソース・ドレイン電極であり、上記非結晶シリコン膜AS上に間隔をもって、かつ上記ゲート電極G1がそれらをまたぐように形成される。

ここで、一対のソース・ドレイン電極SD1、SD2は、回路のバイアス極性が変わると動作上のソース・ドレインが逆転するので、言い換えるならば、通常の電界効果トランジスタと同様に双方向性の信号伝達特性を持つので、両方(SD1、SD2)ともソース・ドレイン電極と呼ぶこととする。上記ソース・ドレイン電極SD1、SD2は、図示しないが、下から例えばN⁺(ドナー不純物濃度の高い)非結晶シリコン、クロム(Cr)及びアルミニウム(Al)の3層構造とされる。N⁺-Si電極層は非結晶シリコンとの接触抵抗値を下げ、クロム(Cr)電極層は、アルミニウム(Al)電極層が非結晶シリコン(Si)と反応するのを防ぐために設けられる。上記

(6)

特開平2-157826 (4)

構成のTFTの表面には図示しない保護膜が設けられ、その保護膜としては透明性が高く耐湿気性のよいSiO₂膜やSi₃N₄膜が用いられる。

ITOはソース・ドレイン電極SD2に接続された透明導電膜であり、液晶画素PXの一方の電極として作用する。他方のソース・ドレインSD1は、上述のように信号線電極D1と一体的に形成されるものである。

LSは外部光がTFTの心臓部であるゲート領域に照射されてしまうことを防ぐための遮光膜であり、例えばクロム(Cr)材等により形成される。上記TFTはソース電極に対してゲート電極を正の電圧によりバイアスすることによってオン状態(ソースとドレイン間の抵抗値が小さくなる)なり、ゲート電極に供給されるバイアスを等しくすることによってオフ状態(ソースとドレイン間の抵抗値が大きくなる)になるという伝達特性を持つ。

上記のような素子が設けられるガラス基板に対して共通電極を構成するガラス基板が設けられ、

液晶は上記のような上下の2つのガラス基板間に封入され、液晶分子の向きは上下の配向膜により決められる。カラー表示を行う場合、特に制限されないが、共通電極側のガラス基板に上記ITOに対応してカラーフィルタが設けられる。

第5図では省略されているが、各TFTごとに形成される遮光膜LSは、TFTの保護膜を貫通するスルーホール中に埋め込まれたクロム(Cr)等の導電材からなる配線により、TFTのゲート電極G1と相互に接続される。これによって、ゲート電極G1と遮光膜LSとは常に同一電位に保たれ、その間の電位差によって絶縁破壊が生じなくされる。

アクティブマトリックス構成においては、上記のように走査線G1と信号線D1との間に、上記のようなTFTが設けられるから、各走査線と信号線との間のオーバーラップ容量の他、TFTのゲート電極とソース、ドレインSD1との間のオーバーラップ容量が前記のようなカップリングを生じしめる寄生容量として存在する。

第2図には、上記液晶表示装置の駆動方法の一実施例を詳細に説明するためのタイミング図が示されている。

同図には、走査線G1、G2の選択波形及びダミー走査線DGの駆動波形と1つの信号線D1の波形図が代表として例示的に示されている。

走査線G1、G2等は、同図に示すように、時系列的に順次選択される。すなわち、最初に走査線G1がハイレベルに選択され、次に、上記走査線G1がロウレベルの非選択にされ、これに代わって次の走査線G2がハイレベルに選択される。以下、同様にして、第1図の液晶表示装置では走査線G3、G4・・・G480と順に選択レベルにされる。

この実施例では、上記のような走査線G1とG2の選択動作に対応して、ダミー走査線DGが、それらと逆相に変化させられる。すなわち、この実施例では、走査線G1がロウレベルの非選択レベルからハイレベルの選択レベルに変化するとき、それと逆にダミー走査線DGがハイレベルの選択

レベルからロウレベルの非選択レベルにされる。

なお、このタイミングでは、TFTがオフ状態であり信号線D1には画素信号が供給されていないから、上記のように走査線G1の立ち上がりやダミー走査線DGの立ち下がりとを一致させて信号線D1にのるカップリングノイズを相殺させることはたいして重要ではない。

これに対して、上記走査線G1を選択レベルにして、TFTをオン状態にして信号線D1に画素信号を供給し、それを画素PXに書き込んで後に、走査線G1をハイレベルからロウレベルに変化させてTFTをオフ状態にすると、上記走査線G1からカップリングノイズがのるとそれが画素PXに取り込まれてしまう。そこで、この実施例では、上記走査線G1のロウレベルへの変化タイミングに合わせてダミー走査線DGをロウレベルからハイレベルに変化させる。これにより、信号線D1、言い換えるならば、前記第5図に示したTFTのソース、ドレインSD1においては、両走査線G1とDGからのカップリングノイズが相殺

(7)

特開平2-157826 (5)

されて、ノイズがのらないからそれが画素PXに取り込まれてしまうことがない。

上記走査線G1に代わってG2が選択状態にされたときにも、上記同様により走査線DGがそれと逆のレベルに変化して、前記同様により信号線D1に対するカップリングノイズを相殺させるものである。

なお、走査線G1のロウレベルへの立ち下がりの直後に走査線G2をハイレベルに立ち上げるときには、ダミー走査線DGが走査線G1のハイレベルに立ち上げるため、ダミー走査線のロウレベルへの立ち下がり走査線G2が選択レベルにされてTFTがオン状態にされてしまうまで遅れる場合には、ダミー走査線のハイレベルからロウレベルへの変化によるカップリングノイズが信号線に伝わって画素に書き込まれる信号に悪影響を及ぼすなら、前記のように2つのダミー走査線DG1とDG2により、奇数と偶数の走査線の駆動波形に合わせて、そのレベルを変化させればよい。

すなわち、第1図又は第3図の構成において、

(実施例2)

第4図には、上記液晶表示パネルLCDの他の一実施例の要部等価回路図が示されている。

代表として例示的に示されている有効画素を構成する走査線G479やG480と各信号線D1ないしDnとの交差点には、前記同様によりTFTから構成されるスイッチ素子Q4と画素電極PXからなる表示画素がマトリクス配置される。これに対して、この実施例では、ダミー走査線DG1及びDG2と上記各信号線D1ないしDnの交差点には、上記同様のTFTから構成されるスイッチ素子Q4のみが設けられる。すなわち、この実施例のダミー走査線DG1とDG2に結合されるダミー画素は、第3図の画素電極DPXが省略される。ダミー走査線DG1やDG2は、表示を行う必要がなく、寄生容量は前記第5図に示したように走査線と信号線とのオーバーラップ容量と、走査線と一体的に形成されるゲート電極と、信号線と一体的に形成されるソース、ドレインとのオーバーラップ容量とが実質的な寄生容量になるか

奇数の走査線G1のハイレベルからロウレベルへの変化に同期させて、ダミー走査線DG1をロウレベルからハイレベルに変化させた後に、ダミー走査線DG1を、走査線G2がハイレベルからロウレベルに変化させ、次の走査線G3がハイレベルに変化するまでの間に、言い換えるならば、いずれの走査線も選択状態にないときロウレベルに変化させればよい。このことは、偶数番目の走査線G2等に対応したダミー走査線DG2のロウレベルへの変化も同様である。

この実施例では、走査線から信号線にのるカップリングノイズを、ダミー走査線をそれと逆相で駆動することにより相殺させることができる。これにより、信号線駆動回路DDとしては、画素信号に微妙な遅延のようなカップリングノイズを想定した調整レベルを発生させ、それを画素信号に重畳させる回路が不要になり、回路の簡素化が可能になる。また、カップリングノイズを高精度に相殺させることができるから、表示品質の向上を図ることができるものとなる。

ら、ダミー走査線DG1とDG2には上記画素PX(ITO)を省略するものである。

この構成では、液晶表示パネルのダミー走査線が設けられるエリアにマスク半段を設ける必要がない。また、上記のような画素電極の省略により、ダミー走査線のピッチを狭くできる。これにより、ダミー走査線を有効表示画素の適当な個所に配置することが可能になる。この場合、ダミー走査線のピッチをより狭くするために、第5図において、TFTを横方向に配置する構成としてもよい。すなわち、TFTを構成するソース、ドレインSD1を走査線G1と平行になるように延長させて、等価的なTFTのゲートとソース、ドレインのオーバーラップ容量を構成してもよい。

この実施例でも前記同様により信号線駆動回路の簡素化と表示品質の向上を図ることができるものとなる。また、ダミー走査線の配置の自由度を高くできるとともに、表示パネルにマスクを設ける必要がなくなる。

中間レベルを含む階層表示においては、微妙な

(8)

中間期の表示を正確に行うことが必要とされるから、画素電極に信号電圧を正確に書き込む必要がある。それ故、上記定走線から信号線にのるカップリングノイズを相殺させる技術は、液晶表示装置の用途の拡大とともに今後益々重要な意義を持つものとなる。

上記の実施例から得られる作用効果は、下記の通りである。すなわち、

(1) アクティブマトリックス構成の定走線が選択状態から非選択状態に変化するとき、それと逆に非選択レベルから選択レベルに変化させられるダミー定走線を設けることにより、定走線とダミー定走線の信号線に対するカップリングノイズが互いに打ち消すように作用してカップリングノイズの発生を防止することができるという効果が得られる。

(2) 上記(1)により、信号線駆動回路において、カップリングノイズを相殺した信号レベル補償機能を設ける必要がないから回路の簡素化を実現できるという効果が得られる。

品表示パネルを用いた液晶表示装置に広く利用できる。

(発明の効果)

本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記の通りである。すなわち、アクティブマトリックス構成の定走線が選択状態から非選択状態に変化するとき、それと逆に非選択レベルから選択レベルに変化させられるダミー定走線を設けることにより、定走線とダミー定走線の信号線に対するカップリングノイズが互いに打ち消すように作用してカップリングノイズの発生を防止することができる。

4. 図面の簡単な説明

第1図は、この発明に係る液晶表示装置の要部一実施例を示すブロック図、

第2図は、その動作の一実施例を説明するための動作波形図、

第3図は、液晶表示パネルの一実施例を示す要部等価回路図、

特開平2-157826 (8)

図ダミー定走線と信号線との交差点に定走線に設けられるスイッチ素子と等価なダミースイッチ素子のみを設ける構成を採ることによって、ダミー素子の配置の自由度を高くできるとともに、ダミー定走線が配置される部分に設けられるマスク手取を省略できるという効果が得られる。

以上本発明者によってなされた発明を実施例に基づき具体的に説明したが、この発明は前記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更が可能であることはいうまでもない。例えば、ダミー定走線の設け方には必要に応じて種々の実施形態を採ることができる。また、ダミー定走線は、画面上端部に設けるものであってもよい。信号線に伝えられる制御信号のレベルは、前記のような3値の他、階調表示等のために多値レベルやアナログレベルであってもよい。

また、アクティブマトリックス構成の液晶表示パネル中、その駆動回路の具体的構成は、種々の実施例形態を採ることができるものである。

この発明は、アクティブマトリックス構成の液

第4図は、液晶表示パネルの他の一実施例を示す要部等価回路図、

第5図は、液晶表示パネルの一実施例を示す平面図である。

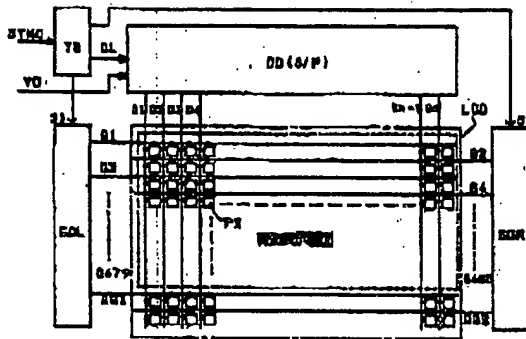
LCD・・・液晶表示パネル、PX・・・画素、ODL、GDR・・・定走線駆動回路、DD(S/P)・・・信号線駆動回路、TG・・・タイミング制御回路、O1～O480・・・定走線、D1～Dn・・・信号線、DG1、DG2・・・ダミー定走線、Q1・・・スイッチ素子、Q4・・・ダミースイッチ素子、AS・・・非結晶シリコン、SD1、SD2・・・ソース・ドレイン、ITO・・・透明電極膜、LS・・・遮光膜。

代理人 弁理士 徳野 光政

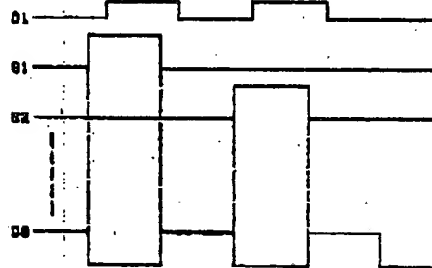
(9)

特開平2-157826 (7)

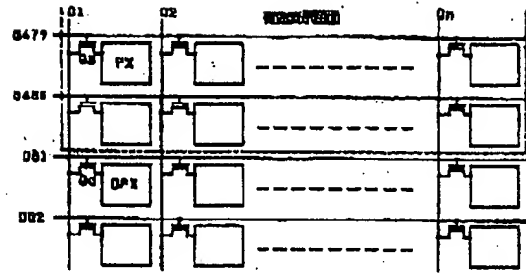
第 1 図



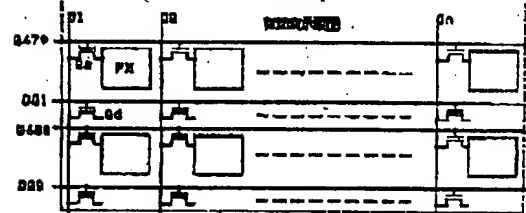
第 2 図



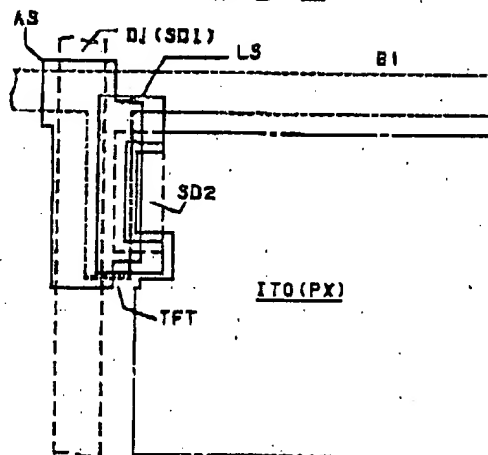
第 3 図



第 4 図



第 5 図



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☒ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.